

DIALOG(R) File 351:Derwent WPI  
(c) 2001 Derwent Info Ltd. All rts. reserv.

012981019 \*\*Image available\*\*

WPI Acc No: 2000-152872/**200014**

XRAM Acc No: C00-047875

XRPX Acc No: N00-113855

**Mixed gas plasma ashing method for manufacturing semiconductor device - involves carrying out plasma ashing of mixed gas at predetermined ashing temperature**

Patent Assignee: SONY CORP (SONY )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000012521	A	20000114	JP 98173380	A	19980619	200014 B

Priority Applications (No Type Date): JP 98173380 A 19980619

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
-----------	------	--------	----------	--------------

JP 2000012521	A	5	H01L-021/3065	
---------------	---	---	---------------	--

Abstract (Basic): JP 2000012521 A

NOVELTY - The mixed gas containing oxygen, hydrogen and fluorine, is plasmified. The plasma ashing of the mixed gas is carried out at a temperature below 150 deg. C and more than 100 deg. C.

USE - For manufacturing semiconductor device.

ADVANTAGE - Since the temperature of ashing is set low. The popping and seizure are prevented. A residue and a particle contamination are reduced. The etching of a silicon oxide layer is prevented.

DESCRIPTION OF DRAWING(S) - The figure shows the schematic process sectional drawing of plasma ashing method.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開号

特開2000-12521

(P2000-12521A)

(43)公開日 平成12年1月14日(2000.1.14)

(51)Int.Cl'  
H 01 L 21/3065  
G 03 F 7/42  
H 01 L 21/027

識別記号

F I テマコード(参考)  
H 01 L 21/302 H 2 H 0 9 6  
G 03 F 7/42 5 F 0 0 4  
H 01 L 21/30 5 7 2 A 5 F 0 4 6  
21/302 F

審査請求 未請求 請求項の数4 OL (全5頁)

(21)出願番号 特願平10-173380

(22)出願日 平成10年6月19日(1998.6.19)

(71)出願人 000002185  
ソニー株式会社  
東京都品川区北品川6丁目7番35号

(72)発明者 河島 将人  
東京都品川区北品川6丁目7番35号 ソニ  
一株式会社内  
Fターム(参考) 2H096 AA25 LA07 LA08  
5F004 BA03 BA04 BA14 BA20 BC02  
BC06 BD01 DA17 DA18 DA24  
DA26 DB26  
5F046 MA12

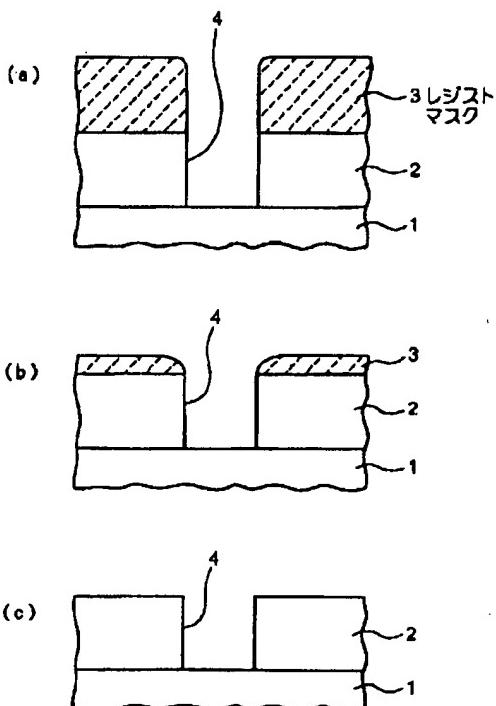
(54)【発明の名称】 プラズマアッシング方法

(57)【要約】

【課題】 酸化シリコン層上のフォトレジスト等のプラズマアッシングにおける、レジストのボッピングや焼き付き、残渣等を防止し、剥離性を向上するとともに、酸化シリコン層のエッチングも防止し得るプラズマアッシング方法を提供する。

【解決手段】 酸素ガス、水素ガスおよびSF<sub>6</sub>等の非堆積性のフッ素系ガスの混合ガスにより、比較的低温でプラズマアッシングする。

【効果】 非堆積性のフッ素系ガスの添加により、剥離性が向上し残渣も効果的に除去され、パーティクルの発生も抑制される。また水素ガスの添加により、酸化シリコンをエッチングする余剰のFラジカルを捕捉する。



## 【特許請求の範囲】

【請求項1】シリコン系材料層上に形成された有機高分子膜のプラズマアッキング方法であって、酸素ガス、水素ガスおよび非堆積性のフッ素系ガス以上のガスを必須構成成分として含む混合ガスをプラズマ化するとともに、アッキング温度を100℃以上150℃以下に制御しつつプラズマアッキングすることを特徴とするプラズマアッキング方法。

【請求項2】前記酸素ガスに対する前記水素ガスの混合比は、容積比で0.3%以上0.5%以下であるとともに、

前記酸素ガスに対する前記非堆積性のフッ素系ガスの混合比は、容積比で0.02%以上0.5%以下であることを特徴とする請求項1記載のプラズマアッキング方法。

【請求項3】前記非堆積性のフッ素系ガスは、SF<sub>6</sub>およびNF<sub>3</sub>のいずれか1種であることを特徴とする請求項1記載のプラズマアッキング方法。

【請求項4】前記水素ガスは、不活性ガスとの混合ガスとして用いることを特徴とする請求項1記載のプラズマアッキング方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はプラズマアッキング方法に関し、さらに詳しくは、シリコン系材料層上に形成された有機高分子膜を残渣なく、また選択性よく除去しうるプラズマアッキング方法に関する。

## 【0002】

【従来の技術】半導体装置等、各種電子装置の製造工程においては、エッチングやイオン注入のマスクとして用いて不要となったレジストマスクをプラズマアッキング除去する工程がある。このプラズマアッキング工程は、有機高分子からなるレジストマスクを酸素ラジカルにより酸化し、COやCO<sub>2</sub>等の気体状反応生成物として除去するものである。ラジカルによる酸化反応は温度により影響を受けるので、アッキングレートを確保するためにはアッキング温度を200~280℃程度に設定する。

【0003】従来のアッキング工程における問題点を図3を参照して説明する。図3はアッキング工程の一例として、接続孔の開口エッチング用にいたレジストマスクをアッキングする場合の概略工程断面図である。

【0004】すなわち、図3(a)に示すように半導体基板1上の層間絶縁膜2上に、開口を有するレジストマスク3を形成し、これをエッチングマスクとして接続孔4を開口する。エッチング終了後のレジストマスク3表面は、薄く変質硬化層(不図示)が形成される。

【0005】不要となったレジストマスク3を除去するため、アッキング装置の基板ステージ上に載置し200

~280℃程度に加熱すると、レジストマスク3内部の残留揮発性成分等が気化して急激に膨張する場合があり、図3(b)に示すようにレジストマスク3がボッピングすなわち破裂し、その破片3pが飛び散る。

【0006】酸素プラズマによりアッキングすると、図3(c)に示すように大部分のレジストマスク3や破片3pは高速にアッキングされるが、変質したものは残渣3rとして残留し、焼き付き状態となる。残渣3rは酸素プラズマ単独で長時間アッキングを継続しても除去は困難である。

【0007】レジストマスク3のボッピングを防止するためには、200℃以下の比較的低温でアッキングすればよいが、アッキングレートが極端に低下し、長時間かけても完全なアッキングはできなかった。例えば、8インチのウェハ上での残渣は、0.2μm以上のものをカウントしても10,000個程度以上発生する場合があった。

【0008】残渣3rの剥離性を高めるため、酸素ガスに水素系ガスや、CF<sub>4</sub>、C<sub>2</sub>F<sub>6</sub>等のCF系ガスを添加する方法も提案されているが、強固な焼き付き状態の残渣に対しては完全な除去は困難であった。すなわちこの改良アッキング方法においても、例えば8インチのウェハ上での残渣は、0.2μm以上のもののカウント数でやはり30,000個程度以上発生する場合があった。

【0009】またCF系ガスを添加して高温アッキングすると、ウェハ上の酸化シリコン層やアッキングチャンバ内壁面の石英を不所望にエッチングする問題があった。またその反応生成物として、SiCを生成してパーティクル汚染3r'となってウェハに付着したりアッキング装置チャンバ内に堆積する問題があった。さらに、強固な残渣3rやパーティクル汚染3r'を除去するために、アッキング後に硫酸過水(硫酸と過酸化水素との混合液)によるウェット処理を施す必要があった。しかし硫酸過水は取り扱いに注意を要する薬品であり、残渣を除去できたとしても、新たなパーティクルが付着する場合もあった。

## 【0010】

【発明が解決しようとする課題】本発明はかかる従来のアッキング方法の問題点に鑑み提案するものであり、シリコン系材料層上に形成された有機高分子膜のアッキング方法において、残渣やパーティクル汚染を低減し、またシリコン系材料層とのエッチング選択性を高めたプラズマアッキング方法を提供することを課題とする。

## 【0011】

【課題を解決するための手段】本発明は、このような課題を達成するために提案するものである。すなわち本発明のプラズマアッキング方法は、シリコン系材料層上に形成された有機高分子膜のプラズマアッキング方法であって、酸素ガス、水素ガスおよび非堆積性のフッ素系ガ

ス以上のガスを必須構成成分として含む混合ガスをプラズマ化するとともに、アッキング温度を100℃以上150℃以下に制御しつつアラズマアッキングすることを特徴とする。シリコン系材料層は、酸化シリコン、不純物を含む酸化シリコン、ガラス、石英、フッ素を含む酸化シリコン、酸化塗化シリコン、塗化シリコン、金属シリサイド、非晶質シリコン、多結晶シリコン、単結晶シリコン等が例示される。

【0012】本発明に用いる混合ガスにおいて、酸素ガスに対する水素ガスの混合比は、容積比で0.3%以上0.5%以下であるとともに、酸素ガスに対する前記非堆積性のフッ素系ガスの混合比は、容積比で0.02%以上0.5%以下であることが望ましい。

【0013】本発明に用いる非堆積性のフッ素系ガスとしては、SF<sub>6</sub>またはNF<sub>3</sub>を用いることが望ましい。しかしながら、堆積成分を含まないフッ素系ガスであれば、F<sub>2</sub>、HF、XeF<sub>2</sub>等いかなるガスを用いてもよい。

【0014】また本発明に用いる水素ガスは、N<sub>2</sub>やArをはじめとする希ガス等の不活性ガスとの混合ガスとして用いることが望ましい。

【0015】本発明によれば、アッキング温度を100℃以上150℃以下の比較的低温に制御することにより、レジストマスクのポッピングおよびその熱変性や焼き付きが防止される。かかるアッキング温度の選択によるアッキングレートの低下は、水素ガスおよびフッ素系ガスを添加することにより回避することができる。フッ素系ガスとして、従来のCF系ガスに換えてSF<sub>6</sub>等の非堆積性のガスを採用することによりSiC等のパーティクル汚染は防止される。

【0016】フッ素系ガスの添加により懸念されるSiO<sub>2</sub>等のシリコン系材料層との選択比の低下や、石英製チャンバ内壁エッティングの問題は、非堆積性フッ素系ガスの添加量により制御される。さらに、レジストマスクのパターン密度に疎密がある場合、疎なパターン領域ではFラジカルがシリコン系材料層をエッティングしうる程度に必要以上に偏在する場合もあり得る。この過剰のFラジカルは同時に添加した水素ガスから発生するHラジカルにより捕捉されるので、疎なパターン領域でのシリコン系材料層のエッティングの虞れも回避される。Fラジカルの反応性は、発明者の実験によれば、レジスト残渣>Hラジカル>SiO<sub>2</sub>>チャンバ内壁の石英の順である（左側に位置する方が反応性が大きい）。水素ガスは、不活性ガスとの混合ガスとして希釈して用いることにより、クリーンルーム内等の閉鎖空間においても安全に使用することができる。

【0017】

【発明の実施の形態】以下、本発明のアラズマアッキング方法につき、実施形態例により詳細に説明する。

【0018】まず本発明のアッキング方法に採用したア

ッキング装置の概略構成例を図2を参照して説明する。図2に示す装置は、8インチウェハ対応のアッキング装置であり、ウェハ搬送室10およびアッキング装置20とから大略構成されている。

【0019】ウェハ搬送室10には、アッキング処理すべき複数枚のウェハ13がウェハキャリア11に搭載された状態でセッティングされる。このウェハ13は、搬送アーム12により1枚ずつゲートバルブ14を介してアッキング装置20側に搬送される。ウェハ搬送室10内部は、不図示の真空ポンプにより減圧することが可能である。

【0020】アッキング装置20は、高密度アラズマ発生源の一例としてICP(Inductively Coupled Plasma)

a) 発生源を有する。すなわち、ガス導入孔16から導入される混合ガスは、ICPコイル18が発生する誘導電界により解離し、高密度のアラズマ19となる。ICPコイル18には2.0MHzのICP電源17から電力が供給される。ICP電源17の周波数は数百kHzから数十MHzの値が採用される。アラズマ19中のラジカルは、基板ステージ15に載置されたウェハ13上の不要のレジストマスク(不図示)をアッキングする。基板ステージ15は抵抗加熱ヒータやランプ加熱、誘導加熱等により所望の温度に制御される。アッキング装置20のチャンバ内壁は、金属汚染防止のため石英で構成されている。アッキング装置20内部は真空ポンプ21により所望の真空中度に制御される。アラズマ19中のイオンの照射によるウェハ13のダメージを防止するために、アッキングチャンバ内にメッシュ状グリッドを配設してもよい。またエキシマレーザ光等の短波長紫外光を照射して混合ガスの解離効率を更に高めることもできる。

【0021】アッキングを終了したウェハは、搬送アーム12によりゲートバルブ14を逆方向に搬送され、ウェハキャリア11に収納され、次の未処理ウェハがアッキング処理される。なお図2のアッキング装置として、ICPアッキング装置の他に、ECR(Electron Cyclotron Resonance)アラズマアッキング装置、ヘリコン波アラズマアッキング装置、平行平板型アラズマアッキング装置あるいはCDE(Chemical Dry Etching)装置等を使用することができる。

【0022】〔実施形態例1〕本発明のアッキング方法の一例を図1を参照して説明する。図1はアッキング工程の一例として、従来技術の説明で参照した図3と同様に、接続孔の開口エッティングに用いたレジストマスクをアッキングする場合の概略工程断面図である。したがって、図1(a)に示すアッキング試料の構成の説明は省略する。このアッキング試料は、8インチウェハを被アッキング基板としたもの一部拡大断面図である。

【0023】このウェハを図2に示したウェハキャリア11に例えれば20枚載置し、ウェハキャリア11ごとウ

エハ搬送室10に収納する。このうちの1枚を搬送アーム12にチャッキングし、ゲートバルブ14を介してアッキング装置20内部に搬入して基板ステージ15上にセッティングする。この後ゲートバルブ14を閉とし、O<sub>2</sub> / H<sub>2</sub> / SF<sub>6</sub> の混合ガスによりつぎの条件でアッキングを施す。ただしH<sub>2</sub>は、N<sub>2</sub>-4 vol %H<sub>2</sub>のフォーミングガスとして用いる。

O <sub>2</sub>	1 000 sccm
H <sub>2</sub>	4 sccm
SF <sub>6</sub>	1 sccm
圧力	0.5 Pa
ICP電源出力	750 W
温度	140 °C

【0024】このアッキング工程では、温度が140°Cと比較的低温に制御されているので、図1(b)に示すようにレジストマスク3にポッピングが発生することなく、その表面から順次アッキングされてゆく。最終的には、図1(c)に示すようにレジストマスク3はほぼ完全に剥離される。すなわち、8インチウェハ上の0.2μm以上の大きさの残渣は、50個程度以下と従来の数十分の1以下であり、硫酸過水によるウェット処理は不要であった。またSF<sub>6</sub>の添加にもかかわらず層間絶縁膜2のエッチングは認められなかった。また、100枚のウェハをアッキング後にも、アッキングチャンバ内壁がエッチングされた形跡は認められなかった。アッキングレートは、アッキング温度を200°Cに設定し、酸素アラズマのみでアッキングした従来例とほぼ同等であった。

【0025】〔実施形態例2〕前実施形態例1におけるSF<sub>6</sub>をNF<sub>3</sub>に変更した以外は、実施形態例1に準じてアッキングを施した。この結果、残渣数、アッキングレートとも実施形態例1と同様の好結果を得た。また層間絶縁膜2やチャンバ内壁のエッチングも認められなか

った。

【0026】以上本発明のアッキング方法を詳細に説明したが、本発明が対象とする有機高分子膜として、エッキング用のレジストマスクの他にイオン注入用のレジストマスクや、感光性を有しない各種ポリマーのアッキングに適用できる。またアッキングの応用分野は半導体装置の製造方法に限らず、光ディスク、薄膜磁気ヘッド、磁気抵抗効果素子、マイクロマシン装置等、リソグラフィを必要とする各種電子装置の製造工程に用いることができる。

#### 【0027】

【発明の効果】以上の説明から明らかなように、本発明のプラズマアッキング方法によれば、比較的低温のアッキング温度設定により、ポッピングや焼き付きが防止され、その一方で剥離性は良好であり、残渣やパーティクル汚染が減少する。また下地となるSiO<sub>2</sub>等のエッチングや、石英チャンバ内壁のエッチングも防止される。

#### 【図面の簡単な説明】

【図1】本発明のアッキング方法の概略工程断面図である。

【図2】アッキング装置の一構成例を示す概略断面図である。

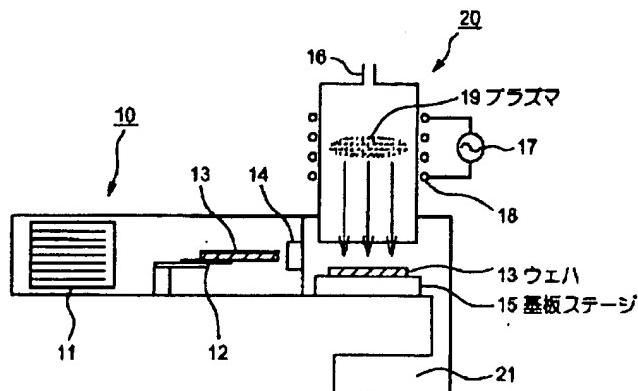
【図3】従来のアッキング方法の問題点を示す概略工程断面図である。

#### 【符号の説明】

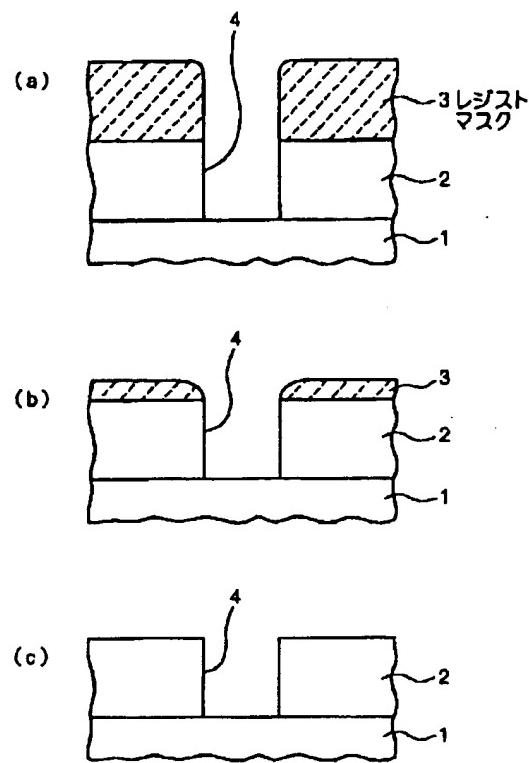
1…半導体基板、2…層間絶縁膜、3…レジストマスク、3p…破片、3r…残渣、3r'…パーティクル汚染、4…接続孔

10…ウェハ搬送室、11…ウェハキャリア、12…搬送アーム、13…ウェハ、14…ゲートバルブ、15…基板ステージ、16…ガス導入孔、17…ICP電源、18…ICPコイル、19…プラズマ、20…アッキング装置、21…真空ポンプ

【図2】



【図1】



【図3】

